

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-191707

(43)Date of publication of application : 13.07.1999

(51)Int.Cl.

H01P 5/12  
H01P 3/12  
H01P 5/107  
H01Q 21/06

(21)Application number : 09-356926

(71)Applicant : KYOCERA CORP

(22)Date of filing : 25.12.1997

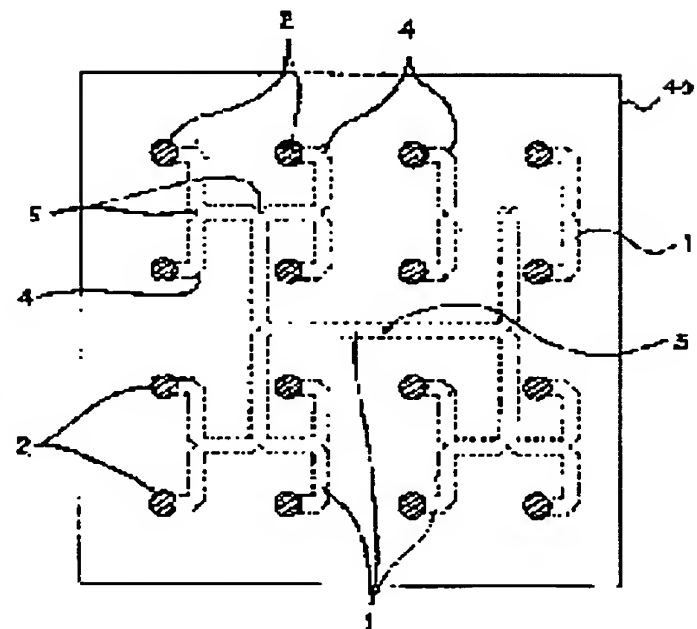
(72)Inventor : UCHIMURA HIROSHI  
TAKENOSHITA TAKESHI

## (54) PLANAR ARRAY ANTENNA

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a low-cost and small-loss planar array antenna provided with a feeder circuit that is freely designed and that has no spurious radiation from parts other than antenna elements in the planar array antenna for high frequency.

SOLUTION: The antenna is provided with a destination board 40, pluralities of antenna elements 2 formed on a front side of the dialectic board 40 in a form of an array, and a feeder circuit. The feeder circuit is formed with a dielectric waveguide 1 surrounded by a couple of a via-hole conductor array and a conductor layer configured in the dielectric board 40 and placed in parallel at an interval less than the  $1/2$  signal wavelength. The feeder circuit has n-sets of branched parts, a feeder pin is provided around the branched part and the dielectric waveguide is formed radially around the feeder pin every  $360\text{-degree}/n$  to enhance a degree of freedom of the circuit design.



## LEGAL STATUS

[Date of request for examination] 25.09.2001

[Date of sending the examiner's decision of rejection] 13.01.2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection] 2004-02848

[Date of requesting appeal against examiner's] 12.02.2004

**Best Available Copy**

decision of rejection]

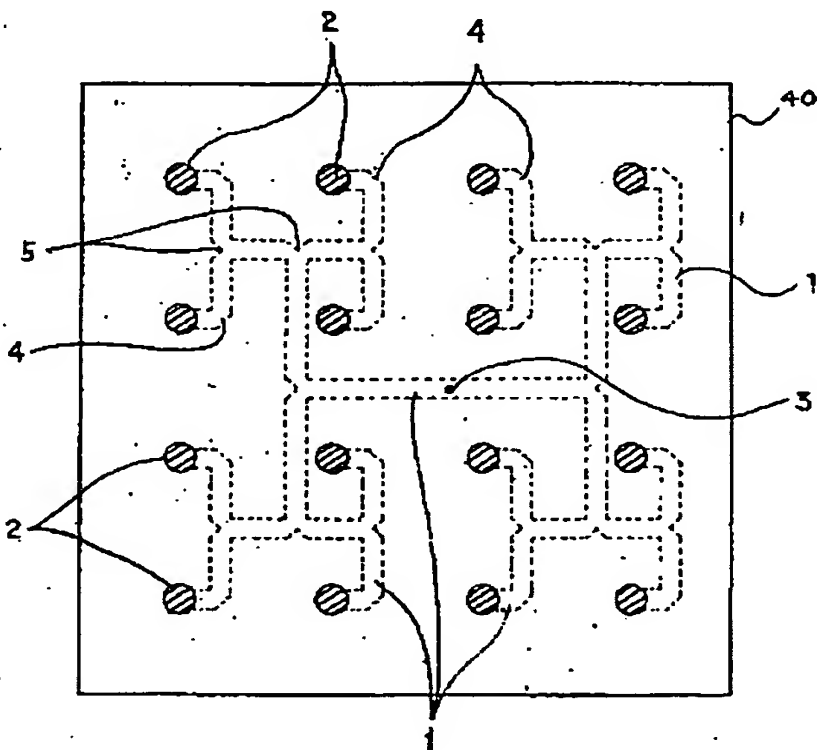
[Date of extinction of right]

(51) Int.Cl. <sup>6</sup>	識別記号	F I	
H 0 1 P    5/12		H 0 1 P    5/12	D
3/12		3/12	
5/107		5/107	J
H 0 1 Q   21/06		H 0 1 Q   21/06	
審査請求   未請求   請求項の数4   OL   (全 7 頁)			

(21) 出願番号	特願平9-356926	(71) 出願人	000006633 京セラ株式会社 京都府京都市伏見区竹田烏羽殿町 6 番地
(22) 出願日	平成 9 年(1997)12月25日	(72) 発明者	内村   弘志 京都府相楽郡精華町光台 3 丁目 5 番地   京 セラ株式会社中央研究所内
		(72) 発明者	竹之下   健 京都府相楽郡精華町光台 3 丁目 5 番地   京 セラ株式会社中央研究所内

(54) 【発明の名称】    平面アレーアンテナ

(57) 【要約】  
【課題】高周波用の平面アレーアンテナにおいて、損失が小さく、アンテナ素子以外の不要放射もなく、低コストで自由に回路設計できる給電回路を具備する平面アレーアンテナを提供する。  
【解決手段】誘電体基板 4 0 と、誘電体基板 4 0 の表面にアレー状に形成された複数のアンテナ素子 2 と、給電回路を具備し、この給電回路を誘電体基板 4 0 中に構成された信号波長の 1 / 2 未満の間隔で平行に配列された一対のビアホール導体列と導体層とで囲まれた誘電体導波路 1 により形成し、さらに、給電回路が n 分岐部を有し、分岐部中心に給電ピンを有し、給電ピンを中心として 3 6 0 / n 度毎に誘電体導波路を放射状に形成して回路の設計の自由度を高めることができる。



## 【特許請求の範囲】

【請求項 1】誘電体基板と、該誘電体基板の表面にアレー状に形成された複数のアンテナ素子と、前記誘電体基板中に構成された信号波長の  $1/2$  未満の間隔で平行に配列された一対のビアホール導体列と導体層とで囲まれた積層型誘電体導波路からなる給電回路を具備することを特徴とする平面アレーアンテナ。

【請求項 2】前記給電回路が  $n$  分岐部を有し、該分岐部中心に給電ピンを有し、該給電ピンを中心として  $360/n$  度毎に前記積層型誘電体導波路が放射状に形成されていることを特徴とする請求項 1 記載の平面アレーアンテナ。

【請求項 3】前記アンテナ素子と前記積層型誘電体導波路とが、給電ピンまたは導体層に設けられたスロットを介した電磁結合によって接続されていることを特徴とする請求項 1 の平面アレーアンテナ。

【請求項 4】前記アンテナ素子が、逆 L アンテナ、プリントダイポールアンテナ、ループアンテナ、スパイラルアンテナのうちの 1 種であること特徴とする請求項 1 の平面アレーアンテナ。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、主にマイクロ波及びミリ波等の高周波信号を放射するための平面アレーアンテナの給電回路に関するものである。

## 【0002】

【従来技術】従来より、マイクロ波やミリ波等の高周波信号を放射するための平面アレーアンテナの給電回路としては、様々なものが用いられてきた。例えば、パッチアンテナを例にとると、以下の方法が知られている。

【0003】a) 誘電体基板の表面に設けられたパッチアンテナに対して、基板表面に形成したマイクロストリップ線路やコプレーナ線路により同一平面上でアンテナ給電する方法。

b) 誘電体基板内部にマイクロストリップ線路で給電回路を形成し、グランド層に空けたスロットによる電磁結合、またはグランド層に穴を形成しその穴に給電ピンを差し込んでグランド層の反対面にあるパッチアンテナに給電する。

c) b) において、給電回路をストリップ線路で形成する。

d) 導波管により給電回路を形成し、グランド層に空けたスロットによる電磁結合、またはグランド層に穴を形成し、その穴に給電ピンを差し込んでパッチアンテナに給電する。

## 【0004】

【発明が解決しようとする課題】一般的に高周波の領域では、線路における信号強度の減衰が大きいので、伝送線路には低損失であることが要求される。特にアレーアンテナの場合は必要な利得を稼ぐために多くのアンテナ

素子を配列するので、給電回路の長さもこれにともない長くなるため、特に低損失であることが要求される。また、アンテナ素子以外からの不要放射をできるだけ低減すること、および低コストで作製できることが重要となる。

【0005】ところが、前記 a) の場合、マイクロストリップ線路のコーナー部および分岐部で電磁波の不要放射が発生する。b) の場合、a) の時のような不要放射はなくなるが、給電ピンおよび電磁結合部による損失が発生する。また、スロットによる場合、アンテナ素子が配列された裏面にも電磁波が放射される。c) の場合、b) の場合のようなアンテナ裏面への放射はなくなるが、給電回路のコーナー部や分岐部でパラレルプレートモードが発生し、アンテナ素子への給電効率が劣化する。d) の場合、給電回路に導波管を用いるので、低損失でありしかも線路からの不要放射が無いので、非常に高効率のアレーアンテナを作製できる。しかし、導波管そのものが厚いためアンテナ全体の厚みが厚くなり、製作にコストがかかるという問題点がある。

【0006】従って、本発明は、高周波用の平面アレーアンテナにおいて、損失が小さく、アンテナ素子以外の不要放射もなく、低コストで自由に回路設計できる給電回路を具備する平面アレーアンテナを提供することを目的とする。

## 【0007】

【課題を解決するための手段】本発明者等は、上記の課題に関して検討を重ねた結果、積層化技術に基づき、ビアホール導体と導体層との組み合わせによって形成された誘電体導波路を給電回路として形成することにより、損失が小さくアンテナ素子以外の不要放射もなく、低コストで作製可能な平面アレーアンテナを作製できることを見いだした。

【0008】即ち、本発明の平面アレーアンテナは、誘電体基板と、該誘電体基板の表面にアレー状に形成された複数のアンテナ素子と、前記誘電体基板中に構成された信号波長の  $1/2$  未満の間隔で平行に配列された一対のビアホール導体列と導体層とで囲まれた積層型誘電体導波路からなる給電回路を具備することを特徴とするものである。

【0009】また、前記給電回路が  $n$  分岐部を有し、該分岐部中心に給電ピンを有し、該給電ピンを中心として  $360/n$  度毎に前記積層型誘電体導波路が放射状に形成されていること、前記アンテナ素子と前記積層型誘電体導波路とが、給電ピンまたは導体層に設けられたスロットを介した電磁結合によって接続されていること、さらには、前記アンテナ素子が、逆 L アンテナ、プリントダイポールアンテナ、ループアンテナ、スパイラルアンテナのうちの 1 種であることを特徴とする。

## 【0010】

【発明の実施の形態】以下、本発明の平面アレーアンテ

ナについて図面を用いて説明する。まず、図9は、シート積層化技術により作製される誘電体導波路の基本構造の一例を示す斜視図である。図9によれば、厚み $a$ の誘電体基板40の導波管形成部の上下面に一對の主導体層41、42が被着形成されている。そして、主導体層41、42間を電氣的に接続するように、一對のビアホール導体列43、44が間隔 $b$ をもって、平行に導波管形成方向にビアホール導体間隔 $c$ で形成されている。

【0011】なお、前記列間隔 $b$ に対する制限は特にはないが、シングルモードで用いる場合には、 $a/2$ 程度または $2a$ 程度とすることが良く、ビアホール導体間隔 $c$ は、伝送信号波長の $1/2$ 未満の間隔に設定されることで電氣的な壁を形成している。この構成によれば、主導体層41、42および多数のビアホール導体列43、44群によって囲まれた $a \times b$ のサイズの断面領域が誘電体導波路となる。

【0012】また、上記の主導体層41、42間の $a \times b$ 断面領域を挟持するようにその両側には、主導体層と平行に副導体層45が形成されている。この副導体層45を形成することにより、ビアホール導体列43、44からの電磁波の漏れを防止することができる。また上記間隔 $b$ を $a/2$ 程度とし、TE10モードで用いる場合には側面が磁界に平行なH面となるので副導体層45がないと信号が伝播しない。

【0013】この図9の誘電体導波路は、主導体層41、42の上下面にさらに誘電体層を積層すれば、誘電体導波路を誘電体基板内に埋設して内部回路として形成することができる。

【0014】次に、図9の誘電体導波路を用いた本発明の平面アレーアンテナの例を図1に示す。1は誘電体導波路（点線で示す部分）、2はアンテナ素子、3は導波路給電部、4は導波路コーナー部、5は導波路T分岐部、40は誘電体基板である。

【0015】まず、アンテナ素子2形成面の裏面から給電部3を通して誘電体導波路1に信号が給電される。給電部3はピンでも良いし、またスロットを用いた電磁結合であっても良い。その後、信号は導波路T分岐5により分配され、導波路コーナー部を通してそれぞれのアンテナ素子2の直下まで導かれる。

【0016】図2は、本発明の平面アレーアンテナにおける誘電体導波路1からアンテナ素子2への給電構造を説明するための断面図である。図2によれば、アンテナ素子2は、上記積層型誘電体導波路1による給電回路の上部に誘電体シート6を形成し、その上部に例えばプリント型のアンテナ素子2が形成される。アンテナ素子2としては、逆Lアンテナ、プリントダイポールアンテナ、ループアンテナ、スパイラルアンテナ等の周知のアンテナ素子を用いることができる。そして、誘電体導波路1からアンテナ素子2への給電は、誘電体導波路1のアンテナ素子2形成側に位置する主導体層41に開口部

7を形成し、その開口部7の中心にアンテナ素子2と電氣的に接続した給電ピン8を埋設するか、あるいは主導体層41にスロットを形成して、そのスロットを介して両者を電磁結合させて給電する事ができる。

【0017】本実施形態では、全てのアンテナ素子の給電は並列給電方式である。この方式によれば、導波管給電部3から各アンテナ素子2までの線路長が等しいので線路による周波数帯域の制限は少ないため設計しやすい。もちろん直列給電方式を用いることもできる。この場合、長線路効果により周波数帯域が狭くなり、またアンテナ素子2との結合量を制御する必要があり設計が複雑になるが、給電線路長を並列給電方式に比べ短くすることができるため、給電回路による損失を低減することができる。

【0018】さらに、直列給電方式を用いる場合、あるいは、円偏波を発生させるために、位相を制御する必要がある場合がある。このようなとき、従来は、給電回路の長さを変えることによって調整している。このため、不必要に線路を曲げたりすることがあるが、本発明のように、積層型誘電体導波路を用いると、導波路の幅を変えることにより導波路内波長を調整できるので、従来のような問題を避けることが可能である。

【0019】図3は、誘電体導波路における導波路コーナー部4のビアホール導体の配列の一例を説明するための斜視図である。なお、説明のため上面の主導体層および誘電体を省略した。図3は、 $90^\circ$ に屈曲した導波路であるが、この場合、コーナー内側のビアホール導体列10は、直角に屈曲するように形成され、コーナー外側のビアホール導体列11がコーナー内側の角部のビアホール導体10aを中心とする半径 $r_1$ の円弧状に配列されている。

【0020】また、図4は、誘電体導波路における導波路T分岐部5のビアホール導体の配列の一例を説明するための斜視図である。なお、説明のため上面の主導体層および誘電体は省略した。図4においては、各コーナー内側に位置するビアホール導体列12、13と、コーナー外側に位置するビアホール導体列14により構成され、コーナー外側のビアホール導体列14は、コーナー内側の角部のビアホール導体12aおよび13aを中心とする半径 $r_1$ の円弧状に配列されている。

【0021】図3、図4のように、コーナー外側のビアホール導体列をコーナー内側の角部のビアホール導体を中心とする円弧状に配列することにより、電磁波の伝播をなめらかにし、その結果、反射を小さく抑えることができる。このように、図3、4の分岐構造をもって、図8に示したような積層型誘電体導波路を誘電体基板内の平面内で自由に給電回路を引き回すことができる。

【0022】また、従来、分岐はT分岐回路、つまり2分岐回路が主に用いられてきたが、積層型誘電体導波路を用いる場合、4分岐回路を形成することができる点も

大きな特徴である。そこで、図 5 に、誘電体導波路における 4 分岐部のビアホール導体の配列の一例を説明するための斜視図を示す。なお、説明のため上面の主導体層および誘電体は省略した。図 5 によれば、分岐点に給電ピン 15 を中心として、 $360/4=90^\circ$  毎に放射状に誘電体導波路 16, 17, 18, 19 を形成することにより 4 分岐回路が容易に実現できる。

【0023】図 6 は、図 5 の 4 分岐部を有する誘電体導波路を用いた給電回路の一例を示すものである。この構造では、給電回路が 2 層構造となっており、点線で描いた部分が下層回路、実線で描いた部分が上層回路である。即ち、下層において給電ピン 20 から 4 分岐回路によって放射状に 4 つの導波路 21 が形成され、さらに各導波路の終端部において上層の 4 分岐回路に対して給電ピン 22 によって給電され、さらに 4 分岐回路によって放射状に 4 つの導波路 23 が形成され、その終端部はそれぞれアンテナ素子（図示せず）に給電ピン 24 によって給電される。

【0024】この実施例によれば、16 個のアンテナ素子に対して、2 つの 4 分岐回路で給電できる。また、図 1 の 2 分岐回路を用いたものでは、給電回路長はアンテナ素子間隔の 3 倍必要であるが、図 6 の場合は、給電回路長はアンテナ素子間隔の  $3/2^{1/4}$  倍に短縮することができ、その結果給電回路による損失を低減することができる。

【0025】図 7 は、誘電体導波路における 3 分岐部のビアホール導体の配列の一例を説明するための斜視図である。なお、説明のため上面の主導体層および誘電体を省略した。図 7 によれば、分岐点の中央に給電ピン 25 が設けられ、この給電ピン 25 を中心として、 $360/3=120^\circ$  毎に放射状に導波路 26, 27, 28 が形成されている。

【0026】さらに、図 8 は、図 7 の 3 分岐部を有する誘電体導波路を用いた給電回路の一例である。この場合も、給電回路は 2 層構造となっており、点線で描いた部分が下層回路、実線で描いた部分が上層回路である。即ち、下層において給電ピン 29 から 2 つの導波路 30 が形成され、T 分岐部 5 を経由して、さらに 2 つの導波路 31 に分岐され、各導波路の終端部において上層の 3 分岐回路に対して給電ピン 32 によって給電され、さらに 3 分岐回路によって放射状に 3 つの導波路 33 が形成され、その終端部はそれぞれアンテナ素子（図示せず）に給電ピン 34 によって給電される。この実施例によれば 12 個のアンテナ素子に容易に並列給電できる。

【0027】本発明によれば、平面アレーアンテナを積層型誘電体導波路により給電することにより、積層型誘電体導波管を形成する誘電体材料に誘電正接の小さいものを用いれば、非常に低損失の給電回路が形成でき、また、パラレルプレートモード等の不要放射が発生しないので、効率の高い平面アレーアンテナを得ることができ

る。

【0028】また、積層型誘電体導波路はシート積層化技術を用いて作製できるので、生産性に優れ、その結果低コストで作製可能である。

【0029】さらに、積層型誘電体導波路は平面内で自由に回路形成でき、また、給電ピンを用いれば複数の層にわたって形成できるため、給電回路形成において高い自由度を持ち、さらに、積層型誘電体導波路は容易に線路幅を調整できるので、これにより線路長を変えることなく導波路内波長を調整する事もできる。その結果、回路設計が非常に容易となる。

【0030】さらに、積層型誘電体導波路は従来の導波管に比べて、導体厚みが不要で、導波管サイズも従来のサイズの  $1/\epsilon^{1/4}$ （ $\epsilon$  は比誘電率）に小さくできるので、これを用いた平面アレーアンテナも薄くすることができる。

【0031】

【発明の効果】以上説明したように、本発明の平面アレーアンテナによれば、積層型誘電体導波路によって給電回路を形成することにより、導波路によるマイクロストリップ線路やストリップ線路等に比較して伝送損失が小さく、またアンテナ素子以外の不要放射を低減するとともに、従来のシート積層化技術を用いて形成できることから、低コストで自由に回路設計できる給電回路を具備する平面アレーアンテナを提供することができる。

【図面の簡単な説明】

【図 1】本発明の誘電体導波路からなる給電回路を具備する平面アレーアンテナの一例を示す平面図である。

【図 2】本発明の平面アレーアンテナにおける誘電体導波路からアンテナ素子への給電構造を説明するための断面図である。

【図 3】誘電体導波路における導波路コーナー部のビアホール導体の配列の一例を説明するための斜視図である。

【図 4】誘電体導波路における導波路 T 分岐部 5 のビアホール導体の配列の一例を説明するための斜視図である。

【図 5】誘電体導波路における 4 分岐部のビアホール導体の配列の一例を説明するための斜視図である。

【図 6】図 5 の 4 分岐部を有する誘電体導波路を用いた給電回路の一例を示す平面図である。

【図 7】誘電体導波路における 3 分岐部のビアホール導体の配列の一例を説明するための斜視図である。

【図 8】図 7 の 3 分岐部を有する誘電体導波路を用いた給電回路の一例を示す平面図である。

【図 9】本発明における誘電体導波路の基本構造を説明するための斜視図である。

【符号の説明】

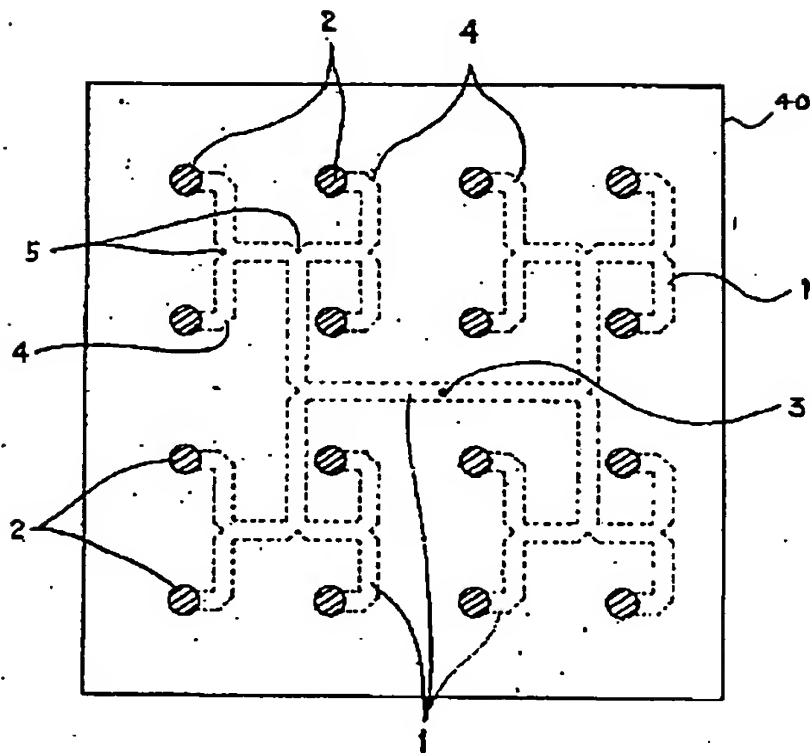
- 1 誘電体導波路
- 2 アンテナ素子



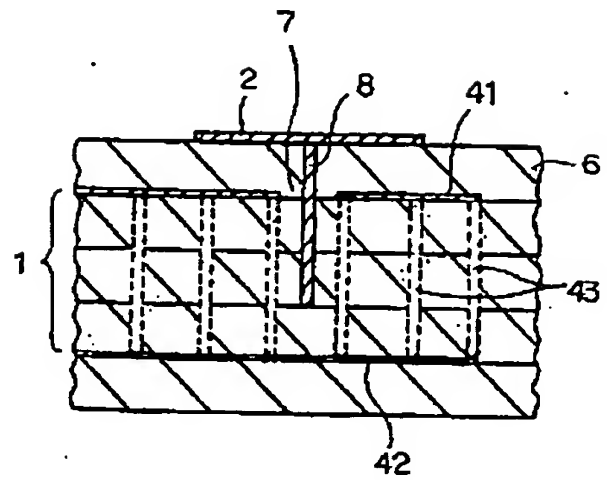
3 導波路給電部  
4 導波路コーナー部

\* 5 導波路 T 分岐部  
\* 40 誘電体基板

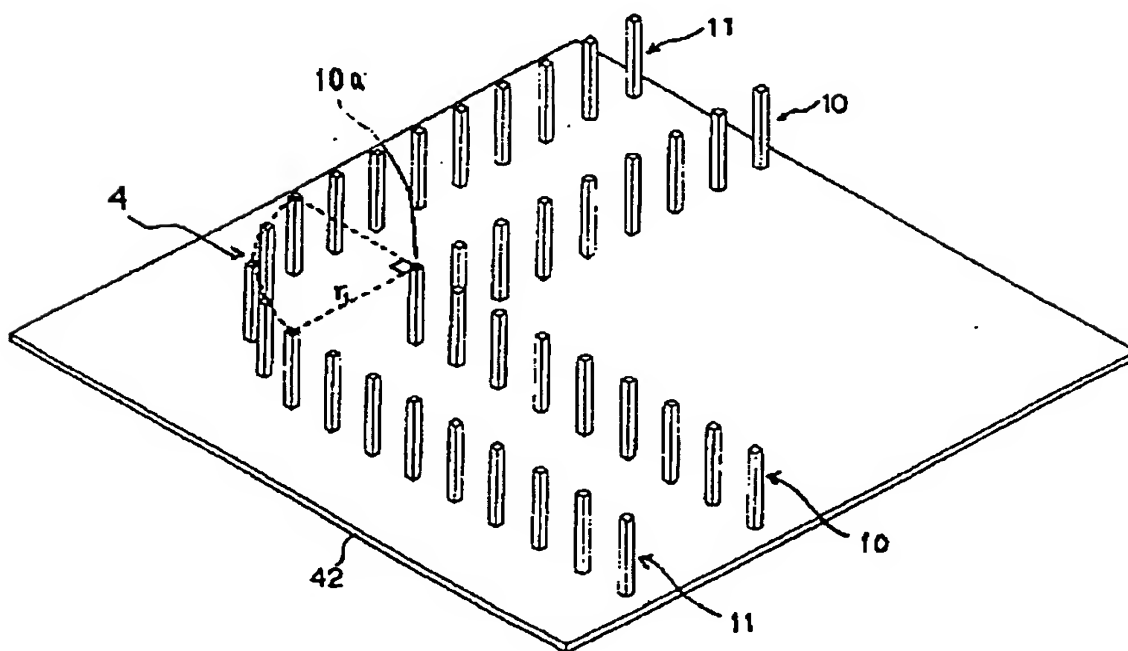
【図 1】



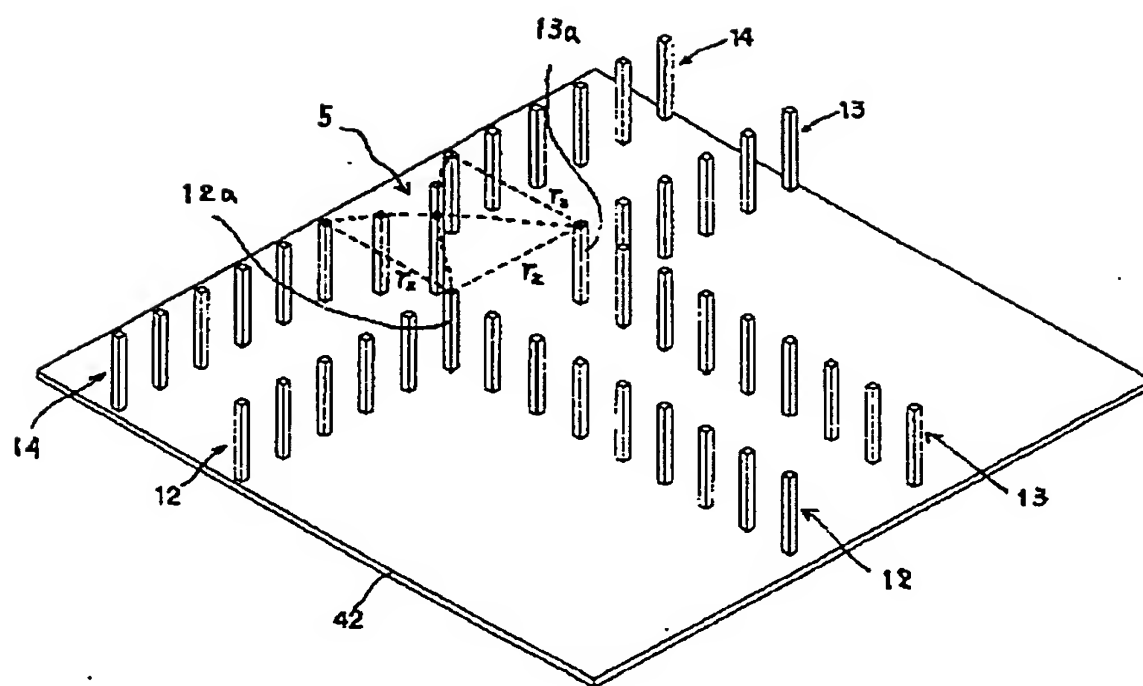
【図 2】



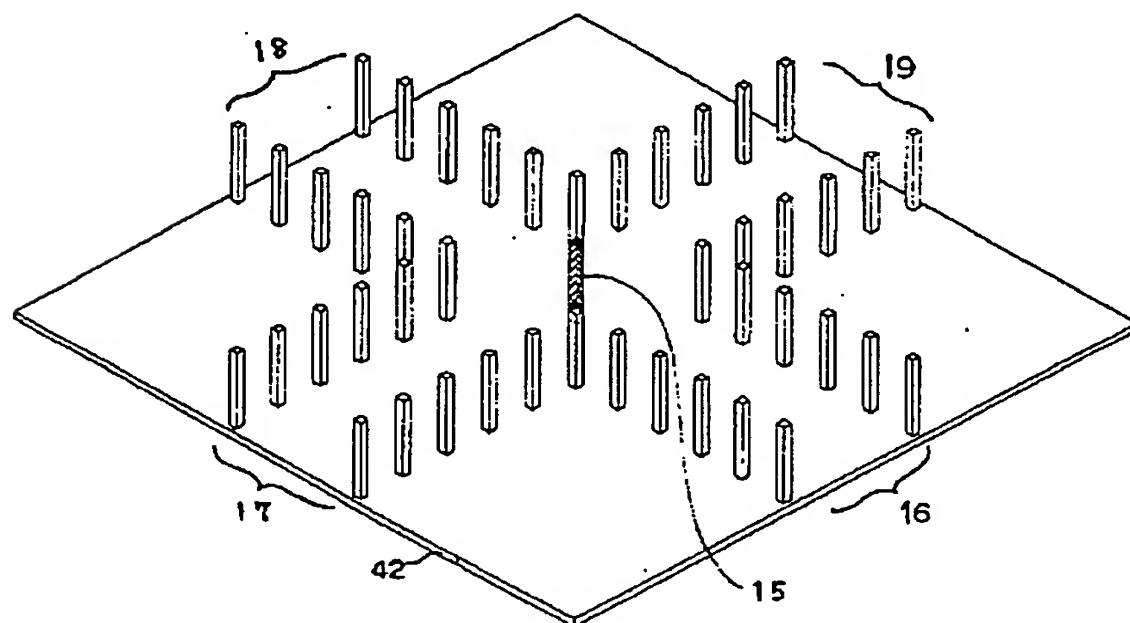
【図 3】



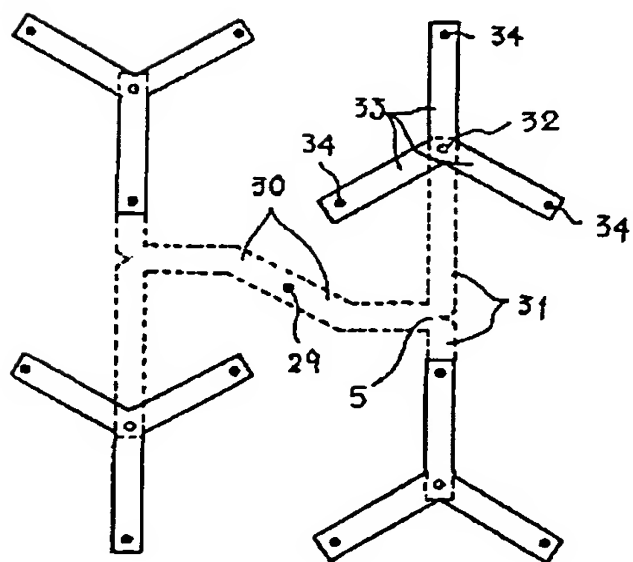
【図 4】



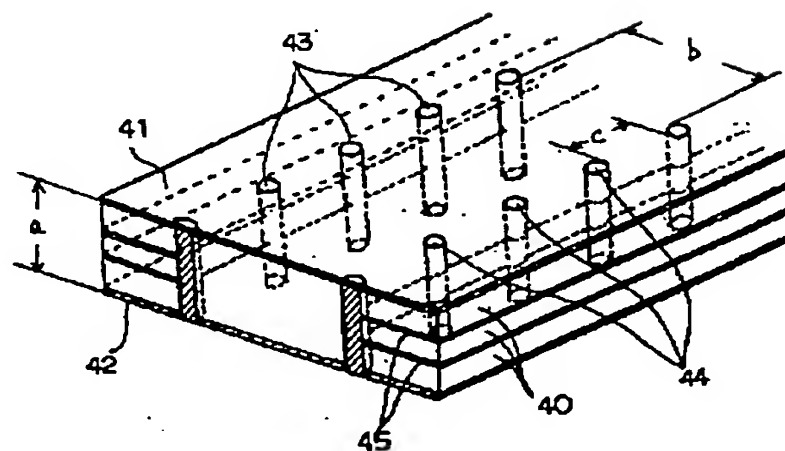
【図 5】



【図 8】

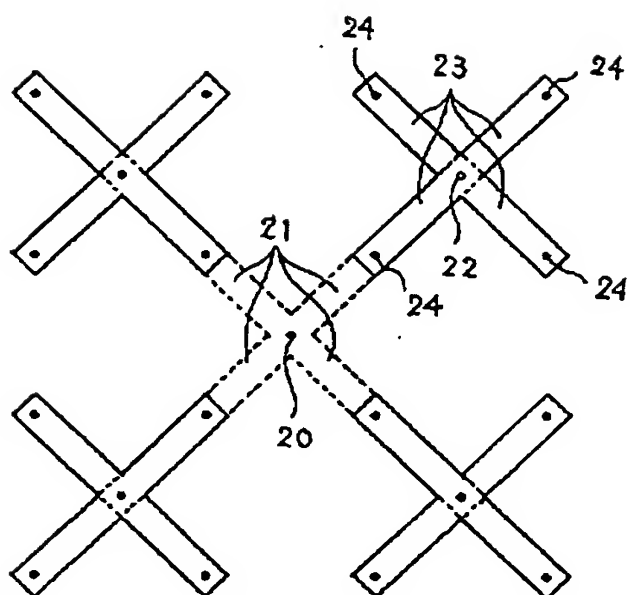


【図 9】

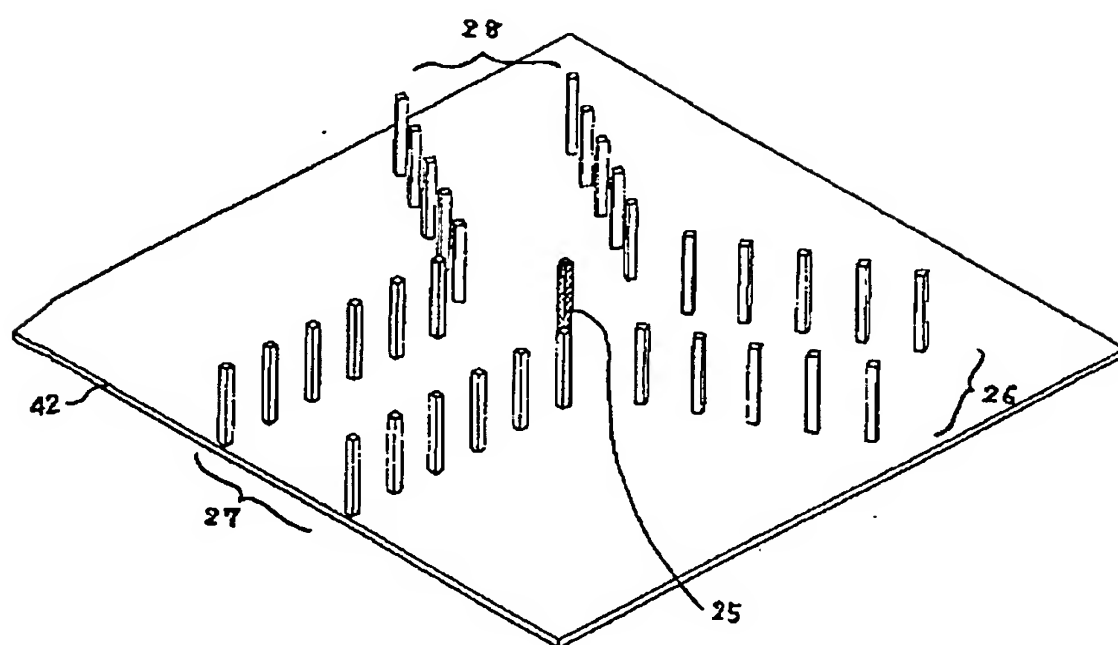




【図 6】



【図 7】



# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-191707

(43)Date of publication of application : 13.07.1999

(51)Int.Cl.

H01P 5/12  
H01P 3/12  
H01P 5/107  
H01Q 21/06

(21)Application number : 09-356926

(71)Applicant : KYOCERA CORP

(22)Date of filing : 25.12.1997

(72)Inventor : UCHIMURA HIROSHI

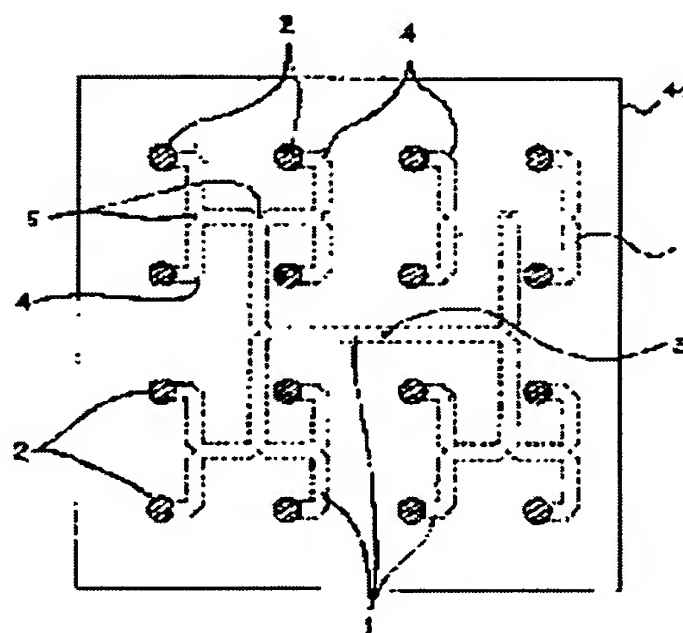
TAKENOSHITA TAKESHI

## (54) PLANAR ARRAY ANTENNA

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a low-cost and small-loss planar array antenna provided with a feeder circuit that is freely designed and that has no spurious radiation from parts other than antenna elements in the planar array antenna for high frequency.

SOLUTION: The antenna is provided with a destination board 40, pluralities of antenna elements 2 formed on a front side of the dialectic board 40 in a form of an array, and a feeder circuit. The feeder circuit is formed with a dielectric waveguide 1 surrounded by a couple of a via-hole conductor array and a conductor layer configured in the dielectric board 40 and placed in parallel at an interval less than the  $1/2$  signal wavelength. The feeder circuit has n-sets of branched parts, a feeder pin is provided around the branched part and the dielectric waveguide is formed radially around the feeder pin every  $360\text{-degree}/n$  to enhance a degree of freedom of the circuit design.



## LEGAL STATUS

[Date of request for examination] 25.09.2001

[Date of sending the examiner's decision of] 13.01.2004

rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]	2004-02848
---	------------

[Date of requesting appeal against examiner's decision of rejection]	12.02.2004
--	------------

[Date of extinction of right]

\* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1] The beer hall of a dielectric substrate, two or more antenna elements formed in the front face of this dielectric substrate in the shape of an array, and the pair arranged in parallel less than [ of the signal wave length constituted in said dielectric substrate ] at intervals of  $1/2$  -- a conductor -- the planar array antenna characterized by providing the feeder circuit which consists of a laminating mold dielectric waveguide surrounded by the train and the conductor layer.

[Claim 2] The planar array antenna according to claim 1 characterized by for said feeder circuit having n tee, having an electric supply pin focusing on this tee, and forming said laminating mold dielectric waveguide in a radial every  $360/n$  times centering on this electric supply pin.

[Claim 3] The planar array antenna of claim 1 characterized by connecting by the electromagnetic coupling said antenna element and said laminating mold dielectric waveguide minded the slot prepared in the electric supply pin or the conductor layer.

[Claim 4] The planar array antenna of claim 1 by which said antenna element is being [ it / one sort in an inverted L antenna, a print dipole antenna, a loop antenna, and a spiral antenna ] characterized.

---

[Translation done.]

\* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. \*\*\*\* shows the word which can not be translated.

3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the feeder circuit of the planar array antenna for mainly emitting RF signals, such as microwave and a millimeter wave.

[0002]

[Description of the Prior Art] Conventionally, various things have been used as a feeder circuit of the planar array antenna for emitting RF signals, such as microwave and a millimeter wave. For example, the following approaches are learned if a patch antenna is taken for an example.

[0003] a) How to carry out antenna electric supply on the same flat surface on the microstrip line formed in the substrate front face, or the KOPURENA track to the patch antenna formed in the front face of a dielectric substrate.

b) Supply electric power to the patch antenna which forms a feeder circuit in the interior of a dielectric substrate in a microstrip line, forms a hole in the electromagnetic coupling by the slot vacated for the grand layer, or a grand layer, fits an electric supply pin over the hole, and is in the opposite side of a grand layer.

c) Form a feeder circuit in b in the strip line.

d) A feeder circuit is formed with a waveguide, form a hole in the electromagnetic coupling by the slot vacated for the grand layer, or a grand layer, fit an electric supply pin over the hole, and supply electric power to a patch antenna.

[0004]

[Problem(s) to be Solved by the Invention] Generally, in the field of a RF, since attenuation of the signal strength in a track is large, the transmission line is required to be low loss. Since many antenna elements are arranged in order to earn required gain especially in the case of an array antenna and the die length of a feeder circuit also becomes long in connection with this, to be especially low loss is demanded. Moreover, it becomes important to reduce the extraneous emission from other than an antenna element as much as possible and that it is producible by low cost.

[0005] However, in said a, the extraneous emission of an electromagnetic wave occurs in the corner section and the tee of a microstrip line. In b), extraneous emission like [ at the time of a ] is lost, but loss by the electric supply pin and the electromagnetic-coupling section occurs. Moreover, when based on a slot, an electromagnetic wave is emitted also to the rear face at which the antenna element was arranged. In c), radiation at the antenna rear face like [ in b ] is lost, but parallel plate mode occurs in the corner section and the tee of a feeder circuit, and the electric supply effectiveness to an antenna element deteriorates. Since a waveguide is used for a feeder circuit in d), it is low loss, and since there is moreover no extraneous emission from a track, a very efficient array antenna is producible. However, since the waveguide itself is thick, the thickness of the whole antenna becomes thick, and there is a trouble that cost starts manufacture.

[0006] Therefore, in the planar array antenna for RFs, the loss of this invention is small, it does not have extraneous emission other than an antenna element, either, and it aims at offering the planar array antenna possessing the feeder circuit which can carry out a circuit design freely in low cost.

[0007]

[Means for Solving the Problem] the result to which this invention person etc. repeated examination about the above-mentioned technical problem -- a lamination technique -- being based -- a beer hall -

- by forming the dielectric waveguide formed of the combination of a conductor and a conductor layer as a feeder circuit, extraneous emission other than an antenna element also has \*\*\*\* small without a loss, and it found out that a planar array antenna producible by low cost was producible. [0008] namely, the beer hall of a pair where it was arranged in parallel at intervals of less than  $\left[ \frac{1}{2} \right]$  of a dielectric substrate, two or more antenna elements formed in the front face of this dielectric substrate in the shape of an array, and the signal wave length whom it consisted of in said dielectric substrate  $\left[ \frac{1}{2} \right]$  by the planar array antenna of this invention -- a conductor -- it is characterized by providing the feeder circuit which consists of a laminating mold dielectric waveguide surrounded by the train and the conductor layer.

[0009] Moreover, the thing for which said feeder circuit has n tee, it has an electric supply pin focusing on this tee, and said laminating mold dielectric waveguide is formed in the radial every  $\frac{360}{n}$  times centering on this electric supply pin, To connecting by the electromagnetic coupling said antenna element and said laminating mold dielectric waveguide minded the slot prepared in the electric supply pin or the conductor layer, and a pan Said antenna element is characterized by being one sort in an inverted L antenna, a print dipole antenna, a loop antenna, and a spiral antenna.

[0010]

[Embodiment of the Invention] Hereafter, the planar array antenna of this invention is explained using a drawing. First, drawing 9 is the perspective view showing an example of the basic structure of the dielectric waveguide produced by the sheet lamination technique. According to drawing 9, covering formation of the initiative body whorls 41 and 42 of a pair is carried out in the vertical side of the waveguide formation section of the dielectric substrate 40 of thickness a. and between the initiative body whorl 41 and 42 is connected electrically -- as -- the beer hall of a pair -- a conductor -- trains 43 and 44 have spacing b and are formed in the waveguide formation direction with the beer hall conductor spacing c in parallel.

[0011] In addition, although there is especially no limit to said train spacing b, in using by the single mode, it is good to consider as about  $\frac{a}{2}$  and about  $2a$ , and the beer hall conductor spacing c forms the electric wall by being set as less than  $\frac{1}{2}$  spacing of transmission signal wave length. according to this configuration -- the beer hall of the initiative body whorls 41 and 42 and a large number -- a conductor -- the cross-section field of the size of axb surrounded by a train 43 and 44 groups serves as a dielectric waveguide.

[0012] Moreover, the subconductor layer 45 is formed in an initiative body whorl and parallel at the both sides so that the above-mentioned initiative body whorl 41 and the axb cross-section field between 42 may be pinched. forming this subconductor layer 45 -- a beer hall -- a conductor -- the leakage of the electromagnetic wave from trains 43 and 44 can be prevented. Moreover, the above-mentioned spacing b is made about into  $\frac{a}{2}$ , and since a side face turns into an H plane parallel to a field in using in the TE<sub>10</sub> mode, if there is no subconductor layer 45, a signal will not spread.

[0013] If the laminating of the dielectric layer is further carried out to the vertical side of the initiative body whorls 41 and 42, the dielectric waveguide of this drawing 9 can lay a dielectric waveguide underground in a dielectric substrate, and can form it as an internal circuitry.

[0014] Next, the example of the planar array antenna of this invention using the dielectric waveguide of drawing 9 is shown in drawing 1. For an antenna element and 3, as for the waveguide corner section and 5, the waveguide electric supply section and 4 are  $\left[ \frac{1}{a} \right]$  a dielectric waveguide (part shown by the dotted line), and  $\frac{2}{a}$  the waveguide T junction section and 40 ] dielectric substrates.

[0015] First, electric power is supplied to a signal by the dielectric waveguide 1 through the electric supply section 3 from the rear face of antenna element 2 forming face. A pin is sufficient as the electric supply section 3, and it may be an electromagnetic coupling using a slot. Then, a signal is distributed by waveguide T junction 5 and drawn to directly under  $\left[ \frac{1}{a} \right]$  of each antenna element 2 ] through the waveguide corner section.

[0016] Drawing 2 is a sectional view for explaining the electric supply structure from the dielectric waveguide 1 in the planar array antenna of this invention to an antenna element 2. According to drawing 2, an antenna element 2 forms the dielectric sheet 6 in the upper part of the feeder circuit by the above-mentioned laminating mold dielectric waveguide 1, and the antenna element 2 of a print mold is formed in the upper part. As an antenna element 2, the antenna element of common knowledge, such as an inverted L antenna, a print dipole antenna, a loop antenna, and a spiral

antenna, can be used. And the electric supply to an antenna element 2 from a dielectric waveguide 1 forms opening 7 in the initiative body whorl 41 located in the antenna element 2 formation side of a dielectric waveguide 1, can lay under the core of the opening 7 the electric supply pin 8 electrically connected with the antenna element 2, or can form a slot in the initiative body whorl 41, can carry out the electromagnetic coupling of both through the slot, and can supply electric power.

[0017] With this operation gestalt, electric supply of all antenna elements is a parallel feed method. According to this method, since the track length from the waveguide electric supply section 3 to each antenna element 2 is equal, and it is few, it is easy to design a limit of the frequency band on a track. Of course, a series feed method can also be used. In this case, although a frequency band becomes narrow according to the long track effectiveness, and it is necessary to control the amount of association with an antenna element 2 and a design becomes complicated, since feeder way length can be shortened compared with a parallel feed method, loss by the feeder circuit can be reduced.

[0018] Furthermore, in order to generate a circularly-polarized wave when using a series feed method or, it may be necessary to control a phase. When such, it is adjusting by changing the die length of a feeder circuit conventionally. For this reason, although a track may be bent superfluously, if a laminating mold dielectric waveguide is used, since the wavelength in waveguide can be adjusted by changing the width of face of waveguide like this invention, it is possible to avoid a problem like before.

[0019] the beer hall of the waveguide corner section [ in / in drawing 3 / a dielectric waveguide ] 4 -- it is a perspective view for explaining an example of the array of a conductor. In addition, an initiative body whorl and a dielectric on top were omitted for explanation. although drawing 3 is the waveguide crooked at 90 degrees -- this case -- the beer hall of the corner inside -- a conductor -- a train 10 is formed so that it may be crooked at a right angle -- having -- the beer hall of a corner outside -- a conductor -- a train 11 -- the beer hall of the corner of the corner inside -- a conductor -- radius  $r_1$  centering on 10a It is arranged in the shape of radii.

[0020] moreover, the beer hall of the waveguide T junction section [ in / in drawing 4 / a dielectric waveguide ] 5 -- it is a perspective view for explaining an example of the array of a conductor. In addition, an initiative body whorl and a dielectric on top were omitted for explanation. the beer hall located in each corner inside in drawing 4 -- a conductor -- trains 12 and 13 and the beer hall located in a corner outside -- a conductor -- a train 14 constitutes -- having -- the beer hall of a corner outside -- a conductor -- a train 14 -- the beer hall of the corner of the corner inside -- radius  $r_2$  centering on Conductors 12a and 13a It is arranged in the shape of radii.

[0021] drawing 3 and drawing 4 -- like -- the beer hall of a corner outside -- a conductor -- a train -- the beer hall of the corner of the corner inside -- by arranging in the shape of [ centering on a conductor ] radii, propagation of an electromagnetic wave can be smoothed, consequently reflection can be suppressed small. Thus, it can have drawing 3 and the branching structure of 4, and a feeder circuit can be freely taken about for a laminating mold dielectric waveguide as shown in drawing 8 in the flat surface in a dielectric substrate.

[0022] Moreover, conventionally, although the combining T, i.e., a dichotomy circuit, has mainly been used, branching is the description that the point which can form four branch circuits is also big, when using a laminating mold dielectric waveguide. then, the beer hall of four tees [ in / to drawing 5 / a dielectric waveguide ] -- the perspective view for explaining an example of the array of a conductor is shown. In addition, an initiative body whorl and a dielectric on top were omitted for explanation. According to drawing 5, four branch circuits can be easily realized by forming dielectric waveguides 16, 17, 18, and 19 in a radial every [  $360/4 = 90$  degrees centering on the electric supply pin 15 at the branch point.

[0023] Drawing 6 shows an example of a feeder circuit using the dielectric waveguide which has four tees of drawing 5. With this structure, the feeder circuit has two-layer structure and the part which the part drawn by the dotted line drew as the lower layer circuit and the continuous line is the upper circuit. That is, electric power is supplied [ in / further / in a lower layer, four waveguides 21 are formed in a radial of 4 from the electric supply pin 20 branch circuits, and / the trailer of each waveguide ] by the electric supply pin 22 to 4 of the upper layer branch circuits, four waveguides 23 are formed in a radial of further 4 branch circuits, and electric power is supplied to the trailer by the antenna element (not shown) by the electric supply pin 24, respectively.



[0024] According to this example, electric power can be supplied to 16 antenna elements in two branch circuits [ four ]. Moreover, although feeder circuit length is the 3 double need for antenna element spacing in the thing using the dichotomy circuit of drawing 1 , in the case of drawing 6 , feeder circuit length is  $3/2^{1/2}$  of antenna element spacing. It can be shortened twice and, as a result, loss by the feeder circuit can be reduced.

[0025] the beer hall of the trifurcation section [ in / in drawing 7 / a dielectric waveguide ] -- it is a perspective view for explaining an example of the array of a conductor. In addition, an initiative body whorl and a dielectric on top were omitted for explanation. According to drawing 7 , the electric supply pin 25 is formed in the center of the branch point, and waveguides 26, 27, and 28 are formed in the radial every [  $360/3 = 120$  degrees centering on this electric supply pin 25.

[0026] Furthermore, drawing 8 is an example of a feeder circuit using the dielectric waveguide which has the trifurcation section of drawing 7 . Also in this case, the feeder circuit has two-layer structure, and the part which the part drawn by the dotted line drew as the lower layer circuit and the continuous line is the upper circuit. Namely, in a lower layer, two waveguides 30 are formed from the electric supply pin 29, and it goes via the T junction section 5. Branch to two more waveguides 31 and electric power is supplied by the electric supply pin 32 to the upper trifurcation circuit in the trailer of each waveguide. Furthermore, three waveguides 33 are formed in a radial of a trifurcation circuit, and electric power is supplied to the trailer by the antenna element (not shown) by the electric supply pin 34, respectively. According to this example, parallel feed can be easily carried out to 12 antenna elements.

[0027] If the small thing of a dielectric dissipation factor is used for the dielectric materials which form a laminating mold dielectric waveguide by supplying electric power by the laminating mold dielectric waveguide in a planar array antenna according to this invention, since the feeder circuit of low loss can be formed very much and extraneous emission, such as parallel plate mode, will not occur, a planar array antenna with high effectiveness can be obtained.

[0028] Moreover, since a laminating mold dielectric waveguide is producible using a sheet lamination technique, it is excellent in productivity and, as a result, can be produced by low cost.

[0029] Furthermore, since it can form over two or more layers if a laminating mold dielectric waveguide can carry out circuit formation freely in a flat surface and an electric supply pin is used, and it has a high degree of freedom in feeder circuit formation and a laminating mold dielectric waveguide can adjust track width of face easily further, the wavelength in waveguide can also be adjusted, without this changing track length. Consequently, a circuit design becomes very easy.

[0030] Furthermore, a laminating mold dielectric waveguide has unnecessary conductor thickness compared with the conventional waveguide, and since waveguide size can also be made small  $1/\epsilon^{1/2}$  of the conventional size ( $\epsilon$  is specific inductive capacity), the planar array antenna using this can also be made thin.

[0031]

[Effect of the Invention] Since it can form using the conventional sheet lamination technique while transmission loss is small and reduces extraneous emission other than an antenna element by forming a feeder circuit by the laminating mold dielectric waveguide as compared with a microstrip line, the strip line, etc. by waveguide according to the planar array antenna of this invention, as explained above, the planar array antenna possessing the feeder circuit which can carry out a circuit design freely in low cost can be offered.

---

[Translation done.]

\* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the top view showing an example possessing the feeder circuit which consists of a dielectric waveguide of this invention of a planar array antenna.

[Drawing 2] It is a sectional view for explaining the electric supply structure from the dielectric waveguide in the planar array antenna of this invention to an antenna element.

[Drawing 3] the beer hall of the waveguide corner section in a dielectric waveguide -- it is a perspective view for explaining an example of the array of a conductor.

[Drawing 4] the beer hall of the waveguide T junction section 5 in a dielectric waveguide -- it is a perspective view for explaining an example of the array of a conductor.

[Drawing 5] the beer hall of four tees in a dielectric waveguide -- it is a perspective view for explaining an example of the array of a conductor.

[Drawing 6] It is the top view showing an example of a feeder circuit using the dielectric waveguide which has four tees of drawing 5.

[Drawing 7] the beer hall of the trifurcation section in a dielectric waveguide -- it is a perspective view for explaining an example of the array of a conductor.

[Drawing 8] It is the top view showing an example of a feeder circuit using the dielectric waveguide which has the trifurcation section of drawing 7.

[Drawing 9] It is a perspective view for explaining the basic structure of the dielectric waveguide in this invention.

[Description of Notations]

1 Dielectric Waveguide

2 Antenna Element

3 Waveguide Electric Supply Section

4 Waveguide Corner Section

5 Waveguide T Junction Section

40 Dielectric Substrate

---

[Translation done.]

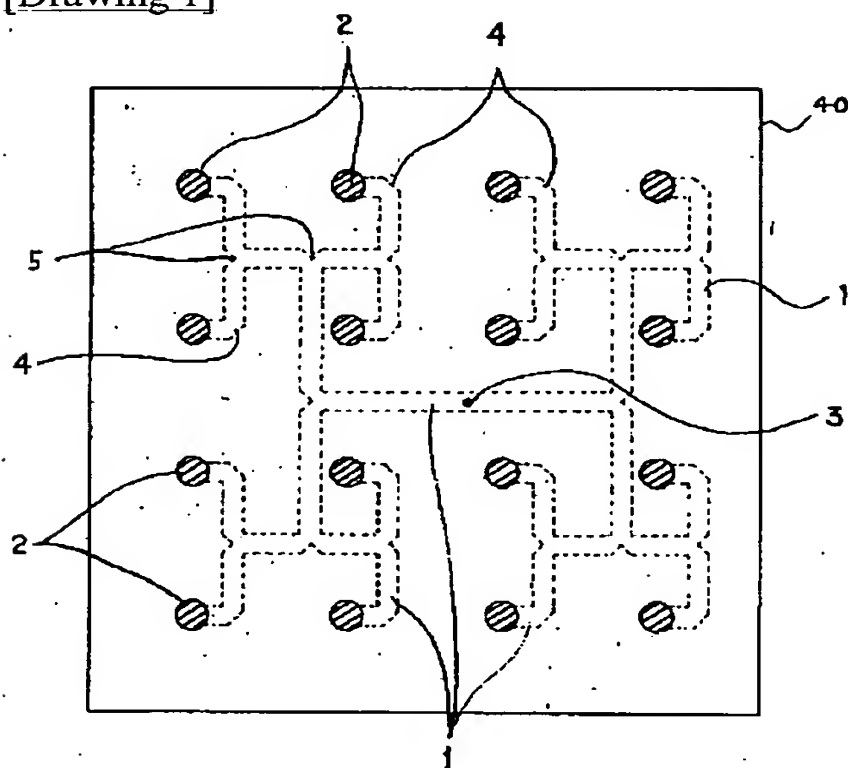
## \* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

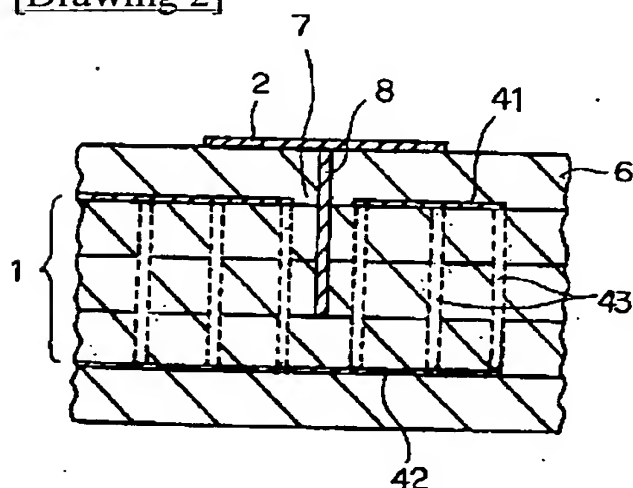
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

## DRAWINGS

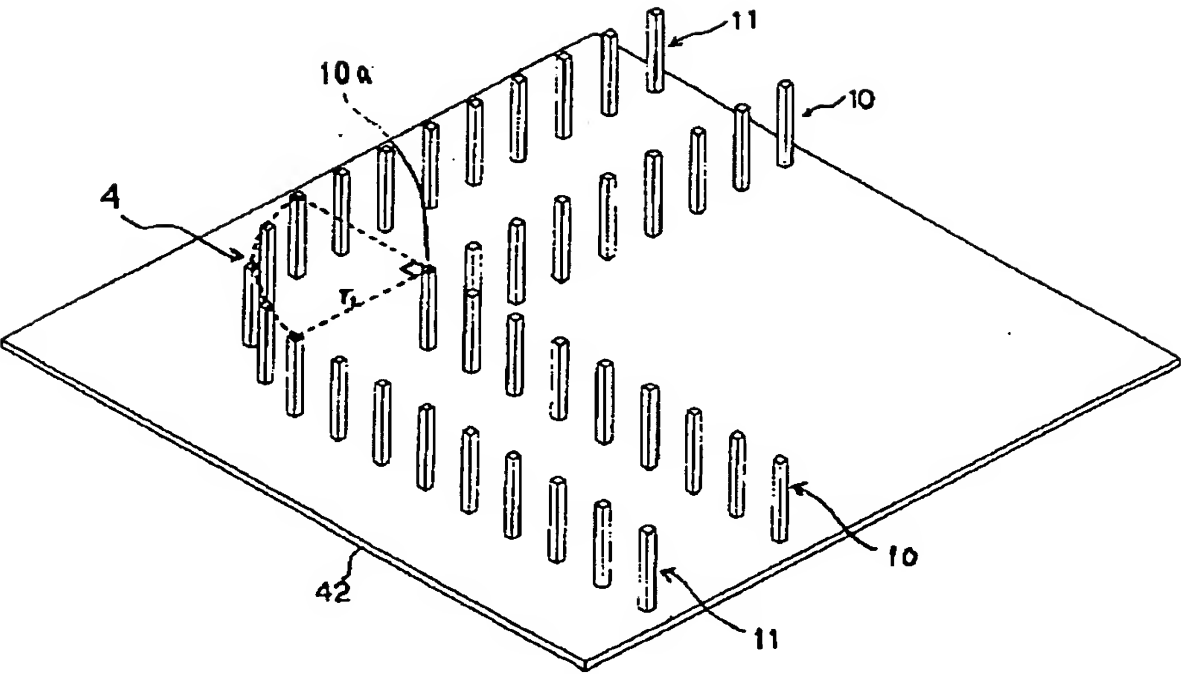
[Drawing 1]



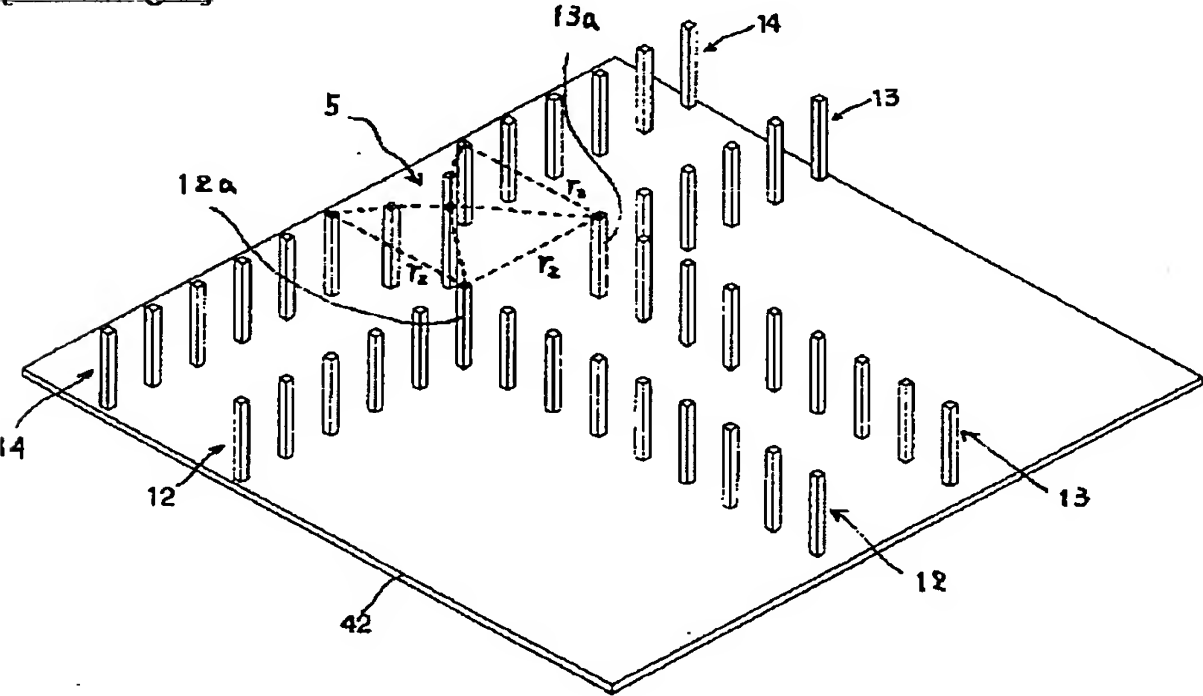
[Drawing 2]



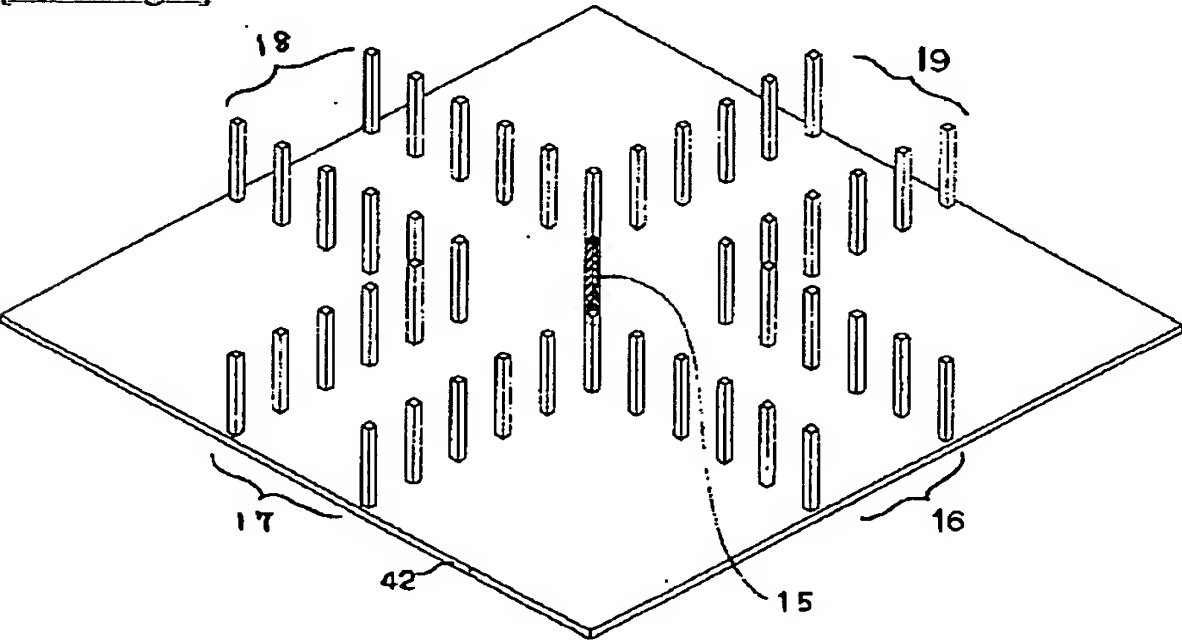
[Drawing 3]



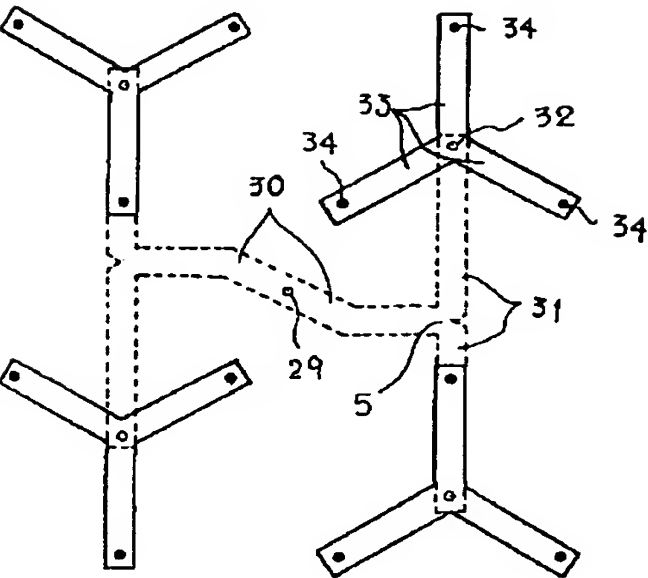
[Drawing 4]



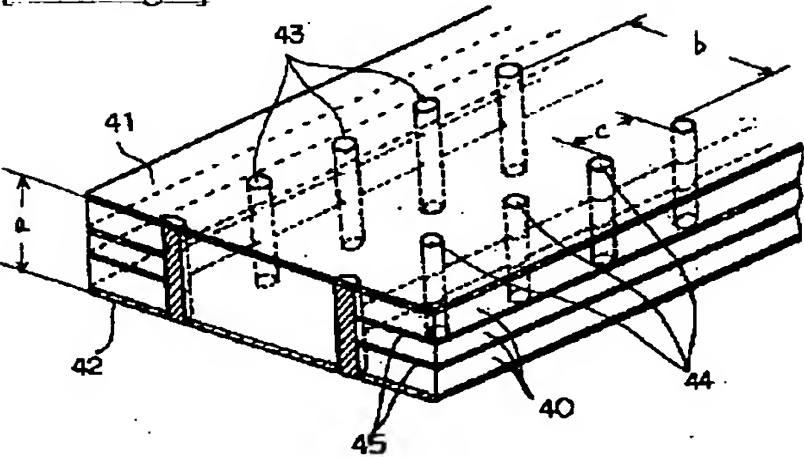
[Drawing 5]



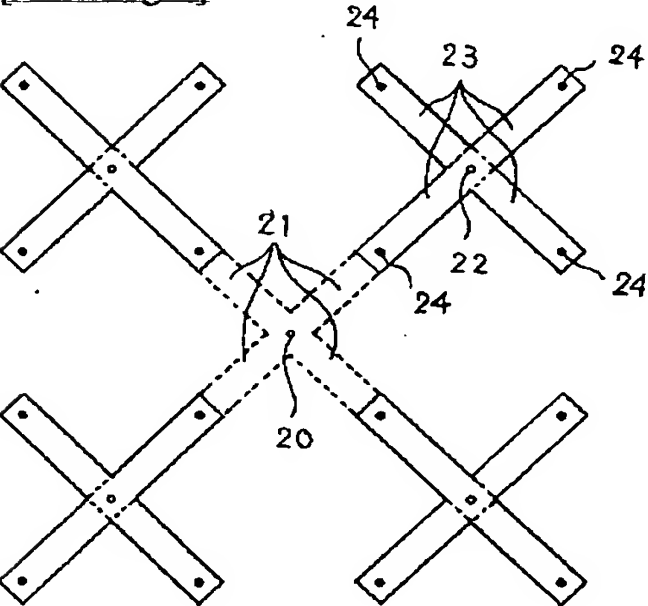
[Drawing 8]



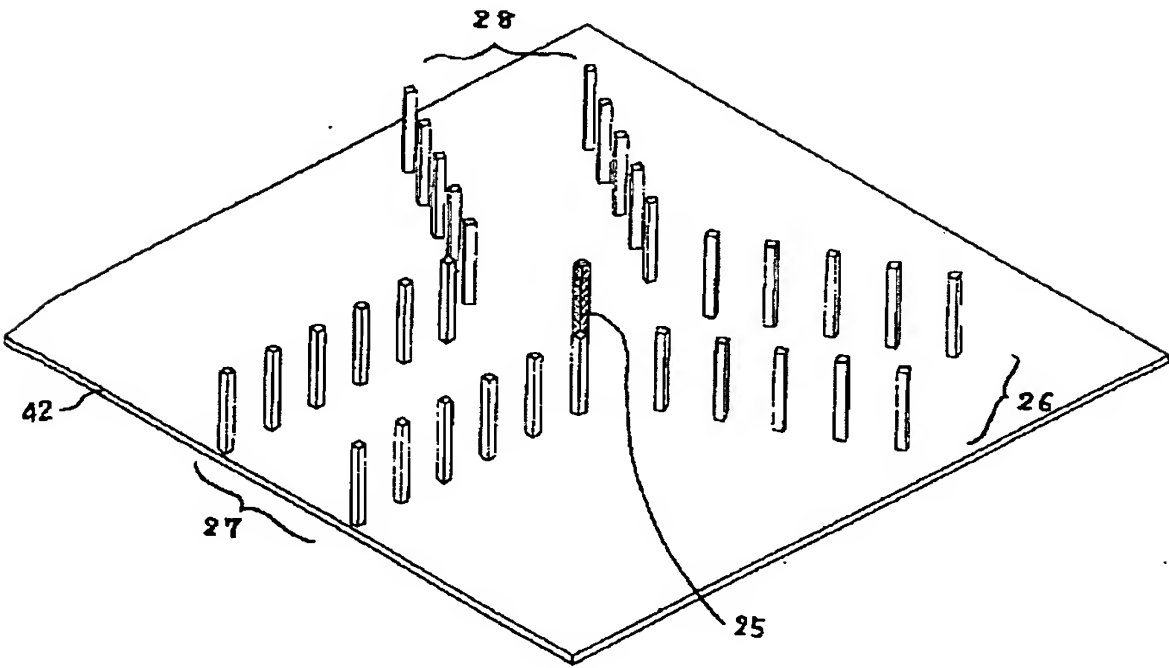
[Drawing 9]



[Drawing 6]



[Drawing 7]



[Translation done.]

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**